

# Xilinx 製 FPGA で始める HDL 回路設計入門受講報告

共通機器部門 情報基盤機器管理班 氏名 落 祥弘

## 1. はじめに (目的等)

研鑽のため、下記 オンライン技術講習会の受講

Xilinx 製 FPGA で始める HDL 回路設計入門 ([ZEP エンジニアリング](#))

## 2. 期間・場所

期間 : 2023 年 3 月 15 日～3 月 22 日

場所 : オンライン

## 3. 参加者等

オンデマンド受講のため不明

## 4. 研修内容

Xilinx 社の開発ツール Vivado と FPGA ボードを利用して、論理回路の実装を実践する内容で、全般を 4 時間前後に凝縮した講習

## 5. まとめと感想

実習コンテンツ導入調査のために受講した。利用経験のある ALTERA との違いを理解でき、とても参考になった。ハードウェアの耐久性、現在コンテンツとの親和性など、今後 学習時間を設けて調査を行いたい。